



VF-X25K225图像开发板

深圳市奥唯思科技有限公司



CONTENTS

目录

01

Xilinx FPGA开发板介绍

02

XC7S25 FPGA芯片介绍

03

VF-X25K225 开发板介绍

04

VF-X25K225 Demo资料介绍

05

更多产品图片



<https://www.szovs.com>

深圳市奥唯思科技有限公司

SHENZHEN OVS TECHNOLOGY CO.,LTD

深圳市奥唯思科技有限公司（深圳奥唯思 / SZOVS）成立于2021年，公司位于深圳南山西丽，专注于**摄像头采集**与**LCD图形显示**，**FPGA ISP处理**以及**FPGA国产化**方案，致力于为客户提供可快速量产、高性价比的**工业**、**医疗**解决方案。

always



奥唯思

Verilog HDL关键字



争做一流的**FPGA**图像方案供应商



资质荣誉

凭着FPGA行业十几年的技术积累，致力于一流的FPGA图像方案供应商，奥唯思帮客户快速方案落地，为影石(insta360)、易灵思、高云、Lattice、思特威、中科院等知名企业提供FPGA图像解决方案，得到了市场广泛的认可.....



奥唯思，为FPGA图像而生.....

01

PART



Xilinx FPGA开发板介绍



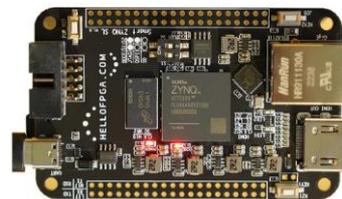
VF-X25K225
赛灵思S7 FPGA图像开发板



VF-X100K676
赛灵思A7 FPGA图像开发板



VF-X70K676
赛灵思K7 FPGA图像开发板

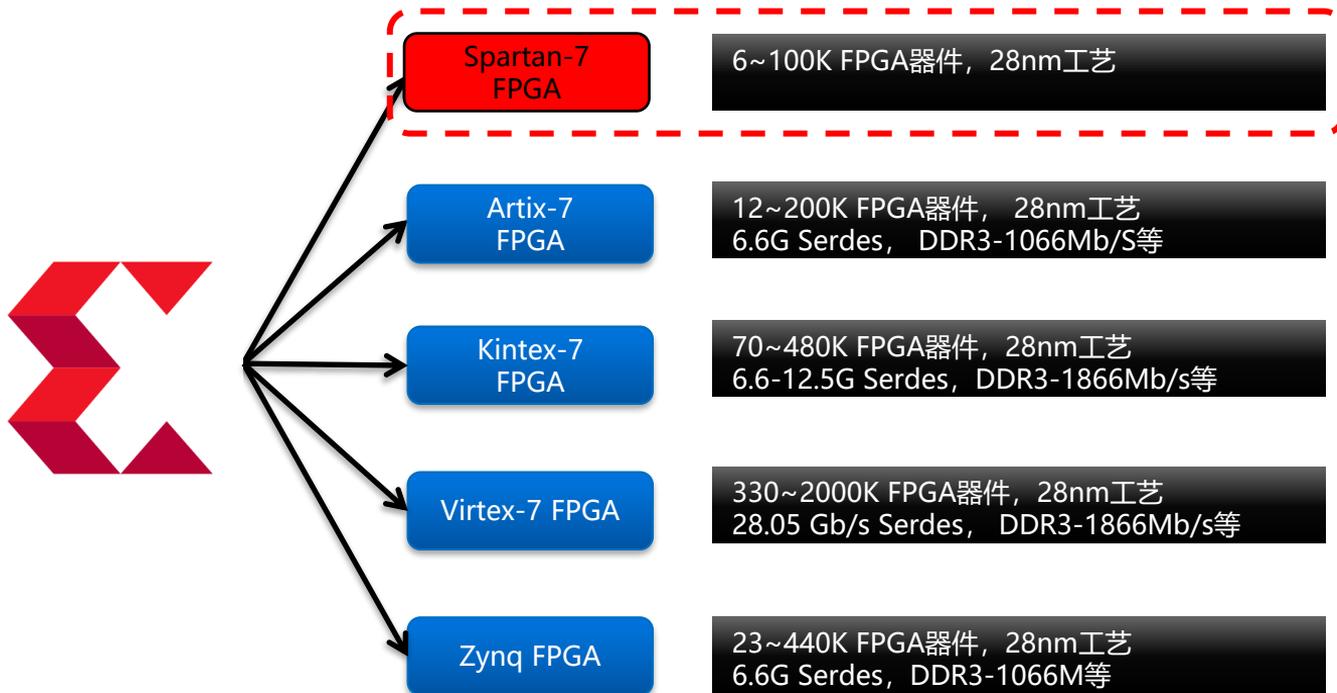


VF-ZYNQ7020
赛灵思ZYNQ FPGA开发板

型号	系列	资源	存储	DVP 相机	MIPI 相机	图像 接口	通信接口	特性描述
VF-X25K255	Spartan7	25K	DDR3	√		HDMI, LVDS, RGB子卡	UART USB2.0卡	配套《FPGA图像》1书 入门级25K FPGA开发板
VF-X100K676 VF-X200K676	Artix7	100K 200K	DDR3*2	√	√ 双目	HDMI, LVDS MIPI CSI, RGB子卡	UART PCIE2.0 SFP USB3.0 以太网	配套《FPGA图像》1书 进阶100/200K FPGA开发板
VF-X70K676	Kintex7	70K	DDR3*2	√ 双目		HDMI, LVDS RGB子卡	UART PCIE2.0 SFP	配套《FPGA图像》1书 进阶70K FPGA开发板
VF-ZYNQ7020	ZYNQ	85K	DDR3	√	√	RGB HDMI	UART 以太网	入门ZYNQ图像处理 完整的MIPI解决方案



型号	厂家	色彩	靶面	像素	分辨率	曝光	帧率	接口	镜头	焦距	特性
VS-SC233HGS	思特威	黑白	1/2.6	3.0um	1920*1080	全局	120	MIPI	M12	3.6mm	全局、高速、1080P
VS-SC130GS	思特威	黑白 彩色	1/2.7	4um	1280*1024	全局	240	DVP MIPI	M12	3.6mm	全局、高速、低照度
VS-SC2210	思特威	彩色	1/1.8	4um	1920*1080	卷帘	60	MIPI	M12	6mm	大靶面、低照度
VS-SC200AI	思特威	彩色	1/2.8	2.9um	1920*1080	卷帘	60	MIPI	M12	3.6mm	HDR, 低照度
VS-SC1336	思特威	彩色	1/3	3.75um	1280*720	卷帘	60	DVP	M12	4mm	低成本、720P
VS-AR0135	Aptina	黑白	1/3	3.75um	1280*1024	全局	60	DVP	M12	3.6mm	全局黑白、车规
VS-MT9V034	Micron	黑白	1/3	6um	752*480	全局	60	DVP	CS	4mm	全局、850nm敏感
VS-MT9M001	Micron	彩色	1/2	5.2um	1280*1024	卷帘	30	DVP	M12	8mm	大靶面、低成本



02

PART



XC7S25 FPGA芯片介绍



Spartan-7 FPGA Feature Summary

Table 2: Spartan-7 FPGA Feature Summary by Device

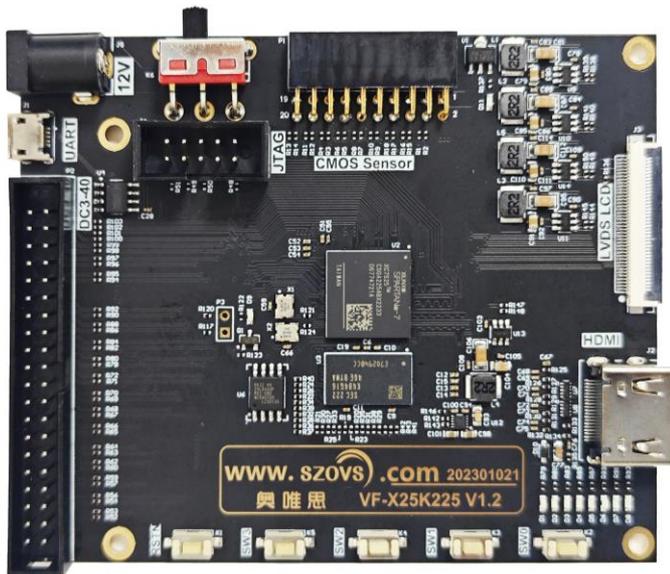
Device	Logic Cells	CLB		DSP Slices ⁽²⁾	Block RAM Blocks ⁽³⁾			CMTs ⁽⁴⁾	PCIe	GT	XADC Blocks	Total I/O Banks ⁽⁵⁾	Max User I/O
		Slices ⁽¹⁾	Max Distributed RAM (Kb)		18 Kb	36 Kb	Max (Kb)						
XC7S6	6,000	938	70	10	10	5	180	2	0	0	0	2	100
XC7S15	12,800	2,000	150	20	20	10	360	2	0	0	0	2	100
XC7S25	23,360	3,650	313	80	90	45	1,620	3	0	0	1	3	150
XC7S50	52,160	8,150	600	120	150	75	2,700	5	0	0	1	5	250
XC7S75	76,800	12,000	832	140	180	90	3,240	8	0	0	1	8	400
XC7S100	102,400	16,000	1,100	160	240	120	4,320	8	0	0	1	8	400

03

PART

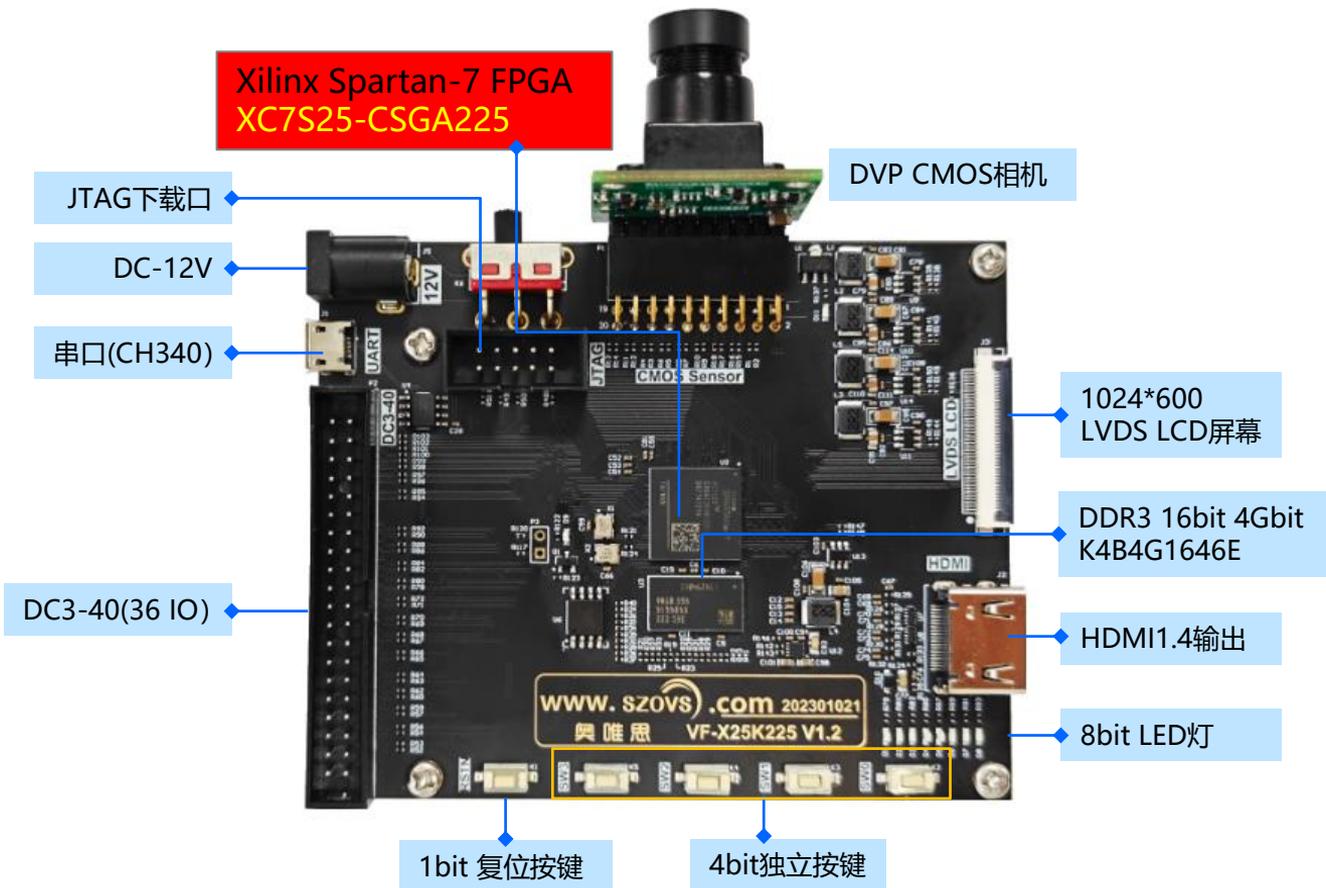


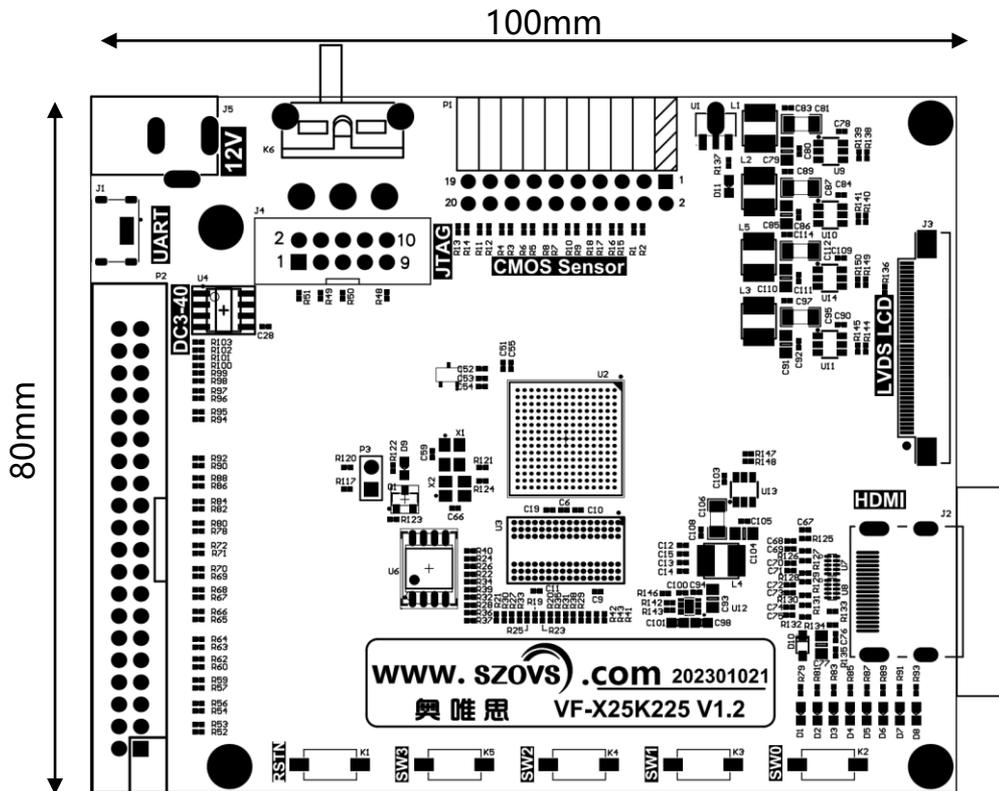
VF-X25K225 开发板介绍



1板集成，应有尽有

参数	描述
供应商	奥唯思 科技
核心板型号	VF-X25K225
FPGA厂家	Xilinx (赛灵思) Spartan-7系列
FPGA型号	XC7S25-CSGA225
FPGA资源	25K 逻辑单元, DDR3 IP, 80个DSP
DDR3存储	DDR3 16bit 4Gb: K4B4G1646E
PCBA尺寸	长100mm * 宽80mm
PCB工艺	4层 1.6mm 沉金 亚黑
板载功能	<ul style="list-style-type: none"> ● 8个LED灯 ● 4个独立按键, 1个硬复位按键 ● 1个USB串口 (CH340N) ● DC3-40 40P 用户接口
图像接口	<ul style="list-style-type: none"> ● 1路DVP相机接口 (兼容奥唯思 科技所有DVP模组) ● 1路LVDS LCD接口 (1024*600显示屏) ● DC3-40可扩展800*480/1024*600 RGB屏
备注	完全配套《基于MATLAB与FPGA的图像处理教程》





04

PART



FPGA开发板 Demo资料介绍



序号	工程名	设计描述
1	01_LED_8bit_Test	LED流水灯测试实验 (核心板)
2	02_KEY_2bit_Test	独立按键测试实验 (核心板)
3	03_FPGA_UART_Test	UART串口测试实验
4	04_RGBLCD_Test_800480	800*480 RGBLCD显示实验
5	05_FPGA_DDR3_Test	DDR3读写测试实验 (核心板)
6	06_LVDS_LCD_Test_1024600	1024*600 LVDS LCD显示实验
7	07_HDMI_Disp_Test_720P	1280*720@60 HDMI显示实验
8	08_HDMI_Disp_Test_1080P	1920*1080@60 HDMI显示实验
9	09_CMOS_OV5640_HDMI_720P	基于OV5640的DVP相机采集+HDMI 720P显示
10	10_CMOS_OV5640_LVDS_1024600	基于OV5640的DVP相机采集+LVDS 1024*600显示
11	11_CMOS_AR0135_HDMI_720P	基于AR0135的DVP相机采集+HDMI 720P显示
12	12_CMOS_AR0135_LVDS_1024600	基于AR0135的DVP相机采集+LVDS 1024*600显示

支持DVP模组: AR0135、OV5640



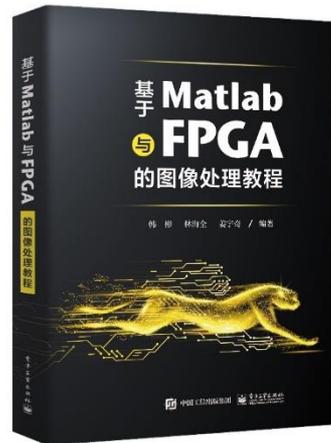
序号	工程名	设计描述
1	3.1_Histogram_EQ	直方图均衡算法FPGA加速
2	3.2_Image_Constrast	对比度增强算法FPGA加速
3	3.3_Gamma_Mapping	Gamma映射算法FPGA加速
4	4.1_Avg_Filter	均值滤波算法FPGA加速
5	4.2_Med_Filter	中值滤波算法FPGA加速
6	4.3_Gaussian_Filter	高斯滤波算法FPGA加速
7	4.4_Bilateral_Filter	双边滤波算法FPGA加速
8	5.3_Region_Binarization	局部阈值二值化算法FPGA加速
9	5.4_Sobel_Edge_Detector	Sobel边缘检测算法FPGA加速
10	5.5_Bin_Erosion_Dilation	腐蚀、膨胀算法FPGA加速
11	5.6_Frame_Difference_Test	基于帧间差的运动追踪算法FPGA加速
12	6.2_Robert_Sharpener	基于Robert算子锐化算法FPGA加速
13	6.3_Sobel_Sharpener	基于Sobel算子锐化算法的FPGA加速
14	6.4_Laplacian_Sharpener	基于Laplacian算子锐化算法的FPGA加速
15	7.1_Nearest_Interpolation	最近邻域插值缩放算法的FPGA加速
16	7.2_Bilinear_Interpolation	双线性插值缩放算法的FPGA加速

Lenet5资源不足，只能在70T/100T上实现



目录

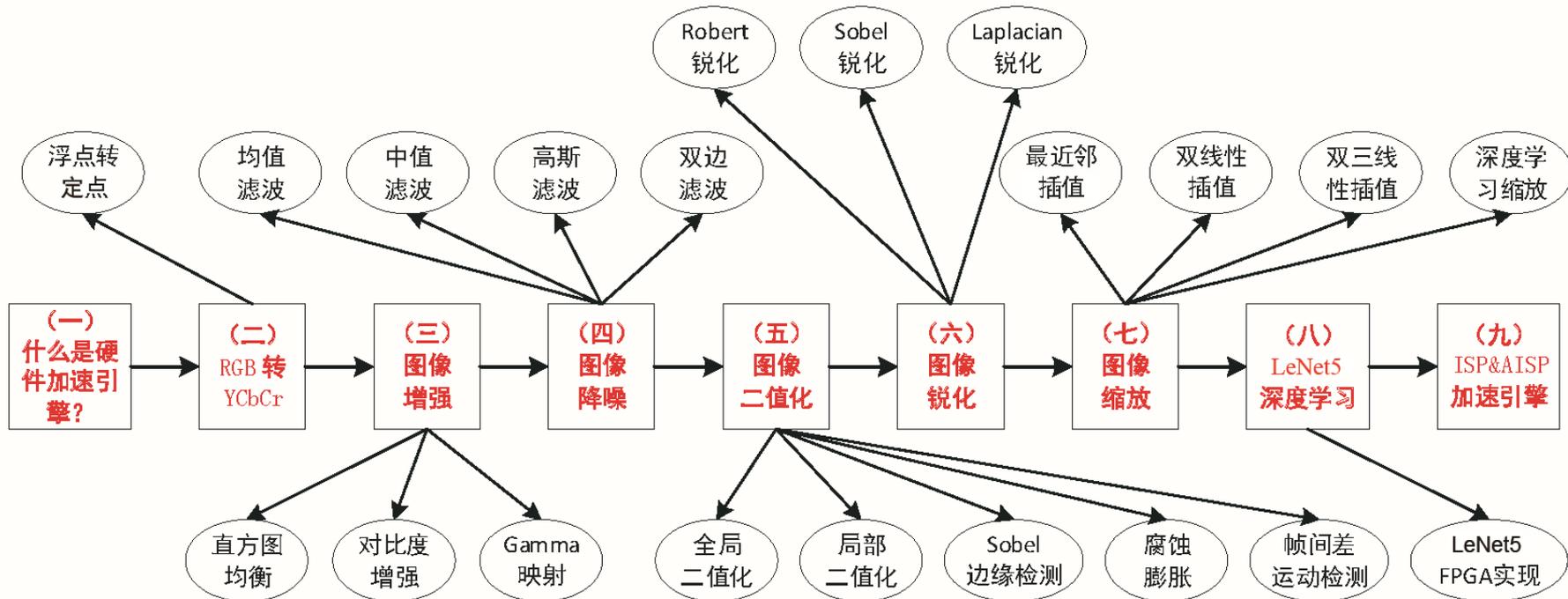
- 第1章 什么是硬件加速引擎
- 第2章 RGB转YCbCr算法介绍及MATLAB与FPGA实现
- 第3章 常用图像增强算法介绍及MATLAB与FPGA实现
- 第4章 常用图像降噪算法介绍及MATLAB与FPGA实现
- 第5章 常用图像二值化算法介绍及MATLAB与FPGA实现
- 第6章 常用图像锐化算法介绍及MATLAB与FPGA实现
- 第7章 常用图像缩放算法介绍及MATLAB与FPGA实现
- 第8章 基于LeNet5的深度学习算法介绍及MATLAB与FPGA实现
- 第9章 传统ISP及AISP的图像处理硬件加速引擎介绍



- 国内**第一本**基于MATLAB/FPGA的图像处理教程
- FPGA**图像算法**硬件加速进阶(中级学者)
- 2024已累积销售**近万本**, 受广泛好评
- 目前已经被多家高校选定, 作为**大学教材**
- Bilibili连载视频教程(基于本FPGA开发板)



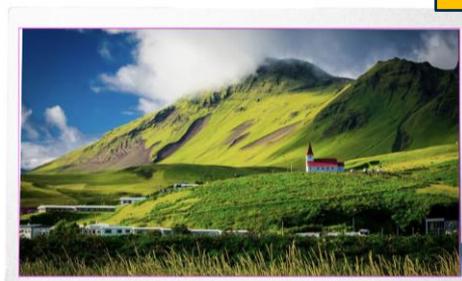
全书图像算法实现流程框架





VF-X25K225 FPGA开发板

可选



1024*600 LVDS/RGB液晶屏

可选



800*480 RGB IPS触摸屏



Xilinx FPGA下载器

可选



USB2.0 68013子卡

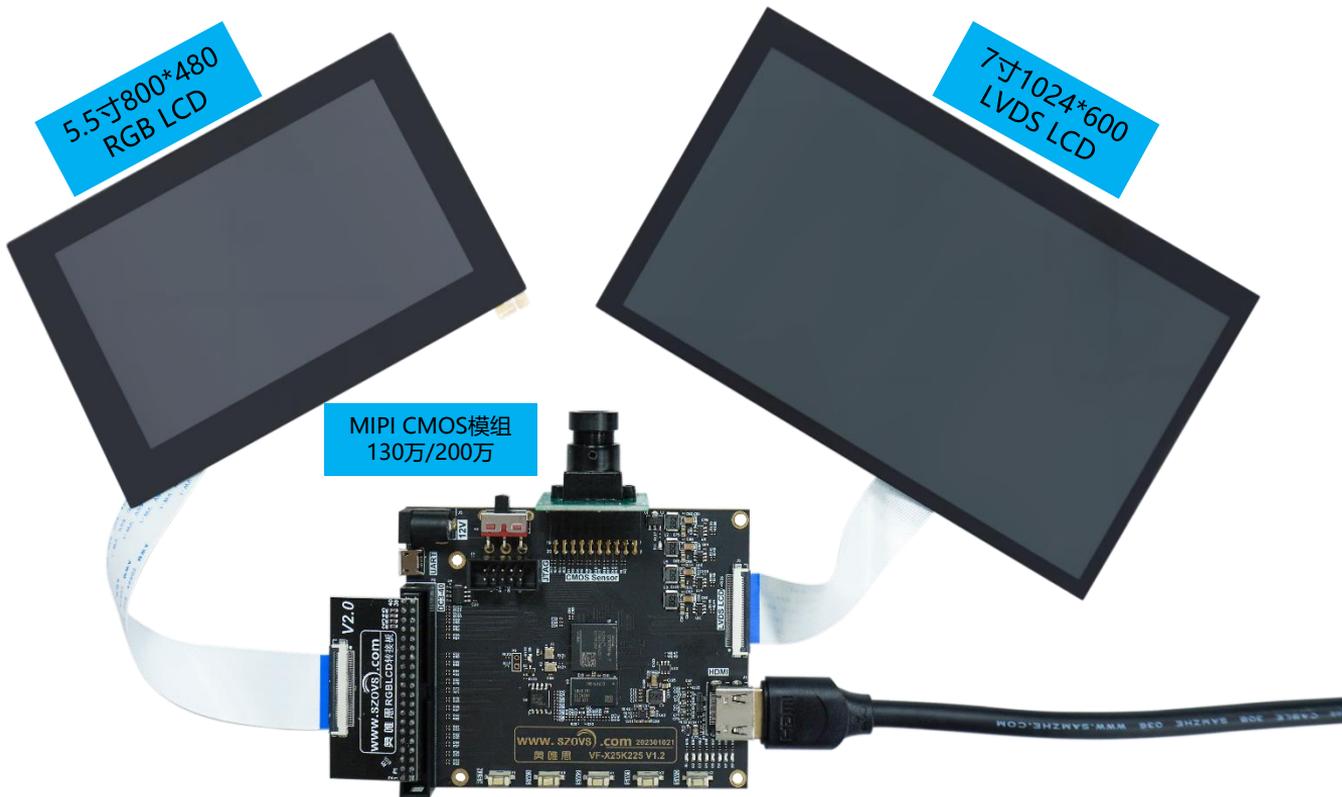
可选



AR0135
130万全局黑白



OV5640
500万卷帘彩色



5.5寸800*480
RGB LCD

7寸1024*600
LVDS LCD

MIPI CMOS模组
130万/200万

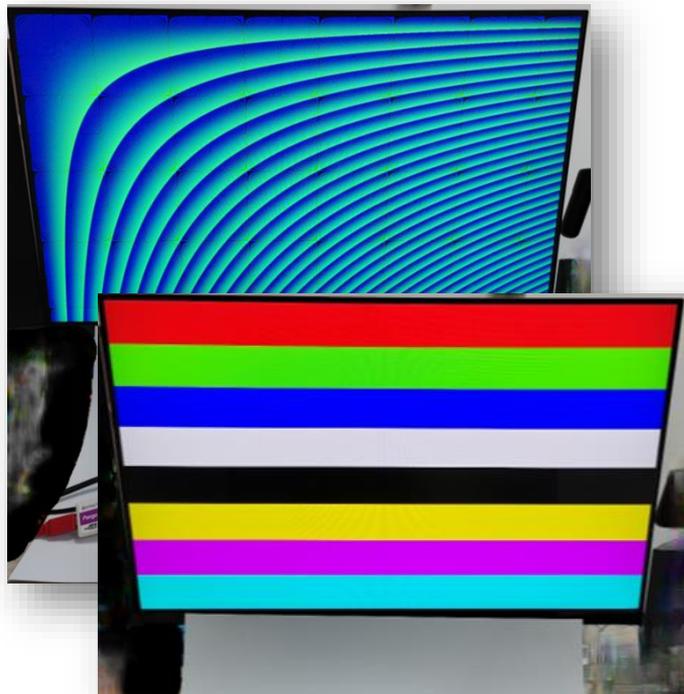
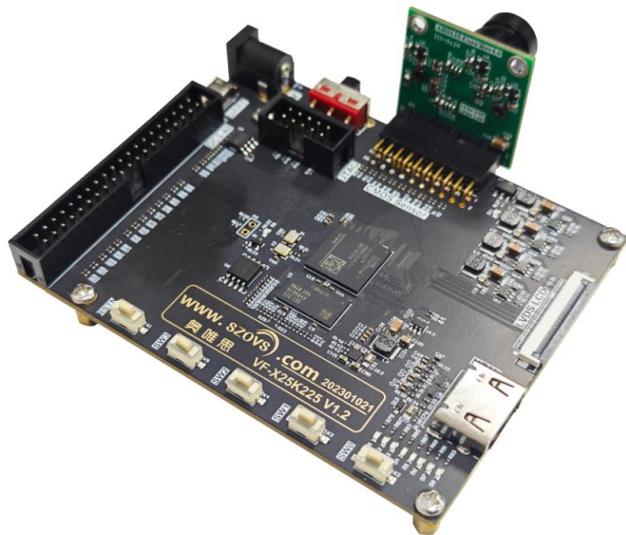
VF-X100K676
Xilinx FPGA 图像开发板

05

PART



更多图片展示

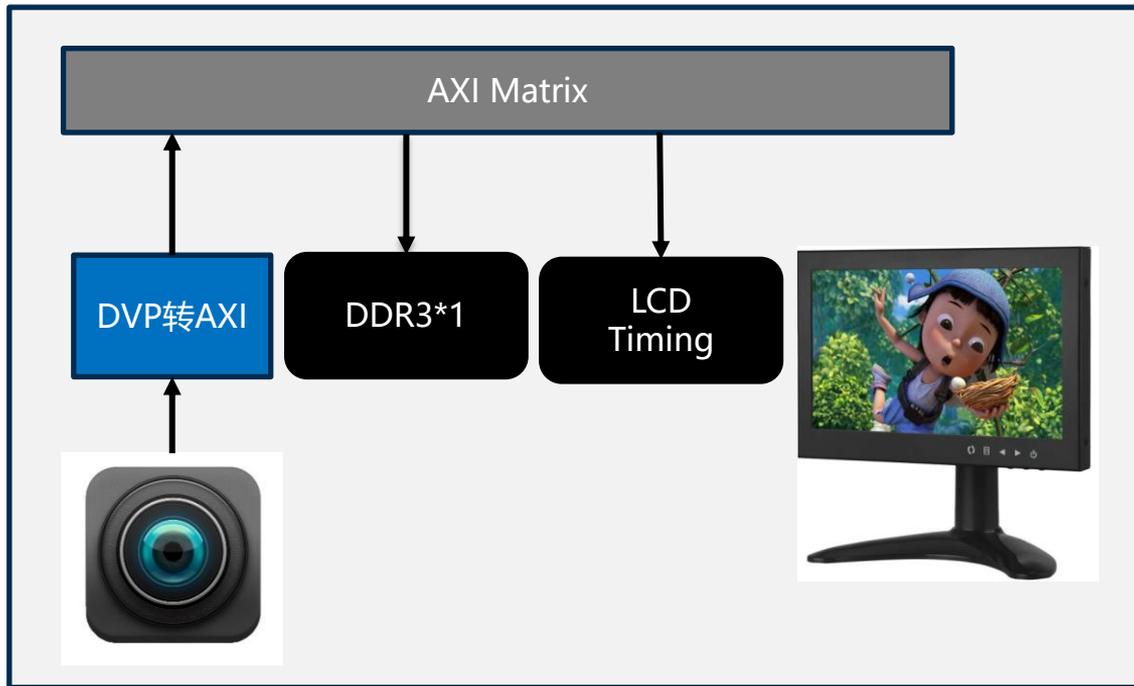


测试场景介绍:

- 1) DDR3 : 800MHz (1颗)
- 2) HDMI输出: LVDS模拟
- 3) 1920*1080@60输出图像



基于AR0135的实时HDMI 720P60显示



测试场景介绍:

- 1) AR0135: 1280*720@60黑白全局曝光相机
- 2) DDR3+HDMI: AXI缓存+720P/1080P RGB输出

深圳奥唯思，为FPGA图像而生.....



奥唯思 官方公众号

官方网站: www.szovs.com (资料下载)

官方淘宝: szovs.taobao.com

“奥唯思FPGA” 店铺

FPGA论坛: www.crazyfpga.com

FPGA交流群: [851598171](https://t.me/851598171) (QQ)